



半导体的产品很多, 应用的场合非常广泛, 图一是常见的几种半导体组件外型。半导体组件一般是以接脚形式或外型来划分类别, 图一中不同类别的英文缩写名称原文为

PDIP: Plastic Dual Inline Package

SOP: Small Outline Package

SOJ: Small Outline J-Lead Package

PLCC: Plastic Leaded Chip Carrier

QFP: Quad Flat Package

PGA: Pin Grid Array

BGA: Ball Grid Array

虽然半导体组件的外型种类很多, 在电路板上常用的组装方式有二种, 一种是插入电路板的焊孔或脚座, 如 PDIP、PGA, 另一种是贴附在电路板表面的焊垫上, 如 SOP、SOJ、PLCC、QFP、BGA。

从半导体组件的外观, 只看到从包覆的胶体或陶瓷中伸出的接脚, 而半导体组件真正的核心, 是包覆在胶体或陶瓷内一片非常小的芯片, 透过伸出的接脚与外部做信息传输。图二是一片 EPROM 组件, 从上方的玻璃窗可看到内部的芯片, 图三是以显微镜将内部的芯片放大, 可以看到芯片以多条焊线连接四周的接脚, 这些接脚向外延伸并穿出胶体, 成为芯片与外界通讯的道路。请注意图三中有一条焊线从中断裂, 那是使用不当引发过电流而烧毁, 致使芯片失去功能, 这也是一般芯片遭到损毁而失效的原因之一。

图四是常见的 LED, 也就是发光二极管, 其内部也是一颗芯片, 图五是以显微镜正视 LED 的顶端, 可从透明的胶体中隐约的看到一片方型的芯片及一条金色的焊线, 若以 LED 二支接脚的极性来做分别, 芯片是贴附在负极的脚上, 经由焊线连接正极的脚。当 LED 通过正向电流时, 芯片会发光而使 LED 发亮, 如图六所示。

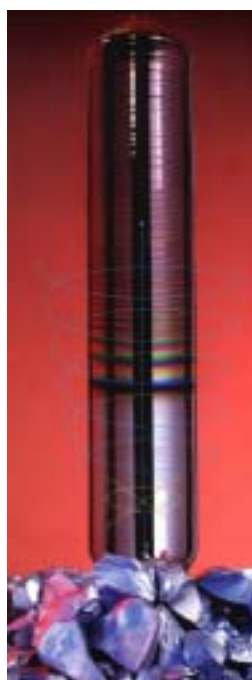
半导体组件的制作分成两段的制造程序, 前一段是先制造组件的核心 芯片, 称为晶圆制造; 后一段是将晶中片加以封装成最后产品, 称为 IC 封装制程, 又可细分成晶圆切割、黏晶、焊线、封胶、印字、剪切成型等加工步骤, 在本章节中将简介这两段的制造程序。



须经过下列主要制程才能制造出一片可用的芯片，以下是各制程 的介绍：

(1) 长晶 (CRYSTAL GROWTH):

长晶是从硅沙中(二氧化硅)提炼成单晶硅，制造过程是将硅石(Silica)或硅酸盐 (Silicate) 如同冶金一样，放入炉中熔解提炼，形成冶金级硅。冶金级硅中尚含有杂质，接下来用分馏及还原的方法将其纯化，形成电子级硅。虽然电子级硅所含的硅的纯度很高，可达 99.9999 99999 %，但是结晶方式杂乱，又称为多晶硅，必需重排成单晶结构，因此将电子级硅置入坩埚内加温融化，先将温度降低至一设定点，再以一块单晶硅为晶种，置入坩埚内，让融化的硅沾附在晶种上，再将晶种以边拉边旋转方式抽离坩埚，而沾附在晶种上的硅亦随之冷凝，形成与晶种相同排列的结晶。随着晶种的旋转上升，沾附的硅愈多，并且被拉引成表面粗糙的圆柱状结晶棒。拉引及旋转的速度愈慢则沾附的硅结晶时间愈久，结晶棒的直径愈大，反之则愈小。



右图(摘自中德公司目录)为中德电子材料公司制作的晶棒(长度达一公尺，重量超过一百公斤)。

(2) 切片 (SLICING):

从坩埚中拉出的晶柱, 表面并不平整, 经过工业级钻石磨具的加工, 磨成平滑的圆柱, 并切除头尾两端锥状段, 形成标准的圆柱, 被切除或磨削的部份则回收重新冶炼。接着以高硬度锯片或线锯将圆柱切成片状的晶圆(Wafer) (摘自中德公司目录)。

(3) 边缘研磨 (EDGE-GRINDING):

将片状晶圆的圆周边缘以磨具研磨成光滑的圆弧形, 如此可(1)防止边缘崩裂, (2)防止在后续的制程中产生热应力集中, (3)增加未来制程中铺设光阻层或磊晶层的平坦度。

(4) 研磨 (LAPPING) 与蚀刻 (ETCHING):

由于受过机械的切削, 晶圆表面粗糙, 凹凸不平, 及沾附切屑或污渍, 因此先以化学溶液(HF/HNO₃)蚀刻(Etching), 去除部份切削痕迹, 再经去离子纯水冲洗吹干后, 进行表面研磨抛光, 使晶圆像镜面样平滑, 以利后续制程。研磨抛光是机械与化学加工同时进行, 机械加工是将晶圆放置在研磨机内, 将加工面压贴在研磨垫(Polishing Pad)磨擦, 并同时滴入具腐蚀性的化学溶剂当研磨液, 让磨削与腐蚀同时产生。研磨后的晶圆需用化学溶剂清除表面残留的金属碎屑或有机杂质, 再以去离子纯水冲洗吹干, 准备进入植入电路制程。

(5) 退火 (ANNEALING):

将芯片在严格控制条件下退火, 以使芯片的阻质稳定。

(6) 抛光 (POLISHING):

芯片小心翼翼地抛光, 使芯片表面光滑与平坦, 以利将来再加工。

(7) 洗净 (CLEANING):

以多步骤的高度无污染洗净程序一包含各种高度洁净的清洗液与超音动处理—除去芯片表面的所有污染物质, 使芯片达到可进行芯片加工的状态。

(8) 检验 (INSPECTION):

芯片在无尘环境中进行严格的检查, 包含表面的洁净度、平坦度以及各项规格以确保品质符合顾客的要求。

(9) 包装 (PACKING):

通过检验的芯片以特殊设计的容器包装, 使芯片维持无尘及洁净的状态, 该容器并确保芯片固定于其中, 以预防搬运过程中发生的振动使芯片受损。



经过晶圆制造的步骤后, 此时晶圆还没任何的功能, 所以必须经过集成电路制程, 才可算是一片可用的晶圆。

以下是集成电路制程的流程图:

磊晶 微影 氧化 扩散 蚀刻 金属联机

磊晶(Epitoxy)

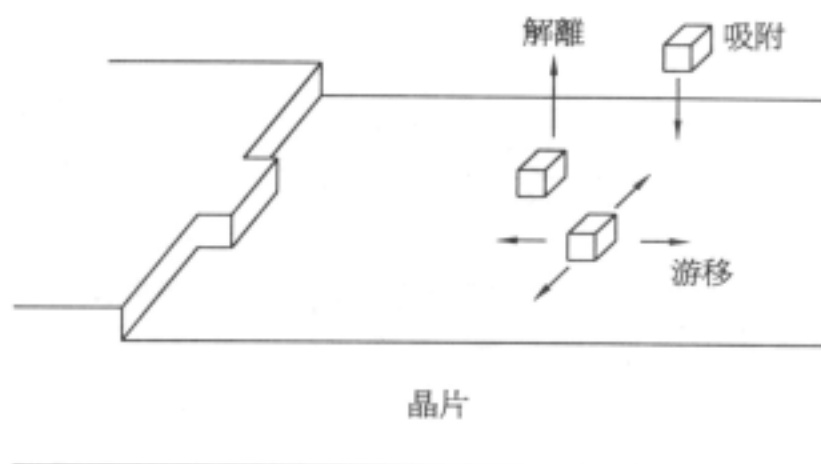
指基板以外依组件制程需要沉积的薄膜材料, 其原理可分为:

(1) 液相磊晶 (Liquid Phase Epitoxy, LPE)

LPE 的晶体成长是在基板上将熔融态的液体材料直接和芯片接触而沉积晶膜, 特别适用于化合物半导体组件, 尤其是发光组件。

(2) 气相磊晶 (Vapor Phase Epitoxy, VPE)

VPE 的原理是让磊晶原材料以气体或电浆粒子的形式传输至芯片表面, 这些粒子在失去部份的动能后被芯片表面晶格吸附 (Adsorb), 通常芯片会以热的形式提供能量给粒子, 使其游移至晶格位置而凝结 (Condensation)。在此同时粒子和晶格表面原子因吸收热能而脱离芯片表面称之为解离 (Desorb), 因此 VPE 的程序其实是粒子的吸附和解离两种作用的动态平衡结果, 如下图所示。



VPE 依反应机构可以分成 (a) 化学气相沉积 (Chemical Vapor Deposition, CVD) 和 (b) 物理气相沉积 (Physical Vapor Deposition, PVD) 两种技术。

CVD 大致是应用在半导体晶膜和氧化层的成长。

PVD 主要适用于金属接点联机的沉积。

(3) 分子束磊晶 (Molecular Beam Epitaxy, MBE)

MBE 是近年来最热门的磊晶技术, 无论是 III-V、II-VI 族化合物半导体、Si 或者 $\text{Si}_x\text{Ge}_{1-x}$ 等材料的薄膜特性, 为所有磊晶技术中最佳者。MBE 的原理基本上和高温蒸镀法相同, 操作压力保持在超真空 (Ultra High Vacuum, UHV) 约 10^{-10} Torr 以下, 因此芯片的装载必须经过阀门的控制来维持其真空度。

微影(Lithography)

微影 (Lithography) 技术是将光罩 (Mask) 上的主要图案先转移至感光材料上, 利用光线透过光罩照射在感光材料上, 再以溶剂浸泡将感光材料受光照射到的部份加以溶解或保留, 如此所形成的光阻图案会和光罩完全相同或呈互补。由于微影制程的环境是采用黄光照明而非一般摄影暗房的红光, 所以这一部份的制程常被简称为“黄光”。

为了加强光阻覆盖的特性,使得图转移有更好的精确度与可靠度,整个微影制程包含了以下七个细部动作。

(1)表面清洗:由于芯片表面通常都含有氧化物、杂质、油脂和水分子,因此在进行光阻覆盖之前,必须将它先利用化学溶剂(甲醇或丙酮)去除杂质和油脂,再以氢氟酸蚀刻芯片表面的氧化物,经过去离子纯水冲洗后,置于加温的环境下数分钟,以便将这些水分子从芯片表面蒸发,而此步骤则称为去水烘烤(Dehydration Bake),一般去水烘烤的温度是设定在 100~200 °C 之间进行。

(2)涂底(Priming):用来增加光阻与芯片表面的附着力,它是在经表面清洗后的芯片表面上涂上一层化合物,英文全名为"Hexamethyldisilazane"(HMDS)。HMDS 涂布的方式主要有两种,一是以旋转涂盖(Spin Coating),一是以气相涂盖(Vapor Coating)。前者是将 HMDS 以液态的型式,滴洒在高速旋转的芯片表面,利用旋转时的离心力,促使 HMDS 均匀涂满整个芯片表面;至于后者则是将 HMDS 以气态的型式,输入放有芯片的容器中,然后喷洒在芯片表面完成 HMDS 的涂布。

(3)光阻覆盖:光阻涂布也是以旋转涂盖或气相涂盖两种的方式来进行,亦即将光阻滴洒在高速旋转的芯片表面,利用旋转时的离心力作用,促使光阻往芯片外围移动,最后形成一层厚度均匀的光阻层;或者是以气相的型式均匀地喷洒在芯片的表面。

(4)软烤(Soft Bake):软烤也称为曝光前预烤(Pre-Exposure Bake)在曝光之前,芯片上的光阻必须先经过烘烤,以便将光阻层中的溶剂去除,使光阻由原先的液态转变成固态的薄膜,并使光阻层对芯片表面的附着力增强。

(5)曝光:利用光源透过光罩图案照射在光阻上,以执行图案的转移。

(6)显影:将曝光后的光阻层以显影剂将光阻层所转移的图案显示出来。

(7)硬烤:将显影制程后光阻内所残余的溶剂加热蒸发而减到最低,其目的也是为了加强光阻的附着力,以便利后续的制程。

氧化(Oxidation)

氧化(Oxidation)是半导体电路制作上的基本热制程。氧化制程的目的是在芯片表面形成一层氧化层,以保护芯片免于受到化学作用和做为介电层(绝缘材料)。

扩散 (Diffusion)

扩散(Diffusion)是半导体电路制作上的基本热制程。其目的是藉由外来的杂质,使原本单纯的半导体材料的键结型态和能隙产生变化,进而改变它的导电性。

蚀刻 (Etching)

泛指将材料使用化学或物理方法移除的意思,以化学方法进行者称之为湿式蚀刻(Wet Etching),是将芯片浸没于化学溶液中,因为化学溶液与芯片表面产生氧化还原作用,而造成表面原子被逐层移除;以物理方法进行蚀刻程序称之为干式蚀刻 (Dry Etching),主要是利用电浆离子来轰击芯片表面原子或是电浆离子与表面原子产生化合反应来达到移除薄膜的目的。

金属联机

金属联机制程是藉由在硅晶块 (Die) 上形成薄金属膜图案,而组成半导体组件间的电性的连接。以欧姆式接触 (Ohmic Contact) 而言,金属直接和硅表面接触,且在硅表面形成一金属 / 硅的接口,当金属沉积覆盖整个晶圆表面时,藉由蚀刻去掉不需存留的金属,形成组件间彼此的连接。对于晶块与外部电路的连接,硅表面金属端会制作一极大面积的焊垫 (Bonding Pad),以作为线焊 (Wire Bond) 的端点。



(Die Saw)

芯片切割之目的乃是要将前制程加工完成的晶圆上一颗颗之晶粒 (Die) 切割分离。首先要在晶圆背面贴上胶带 (blue tape) 并置于钢

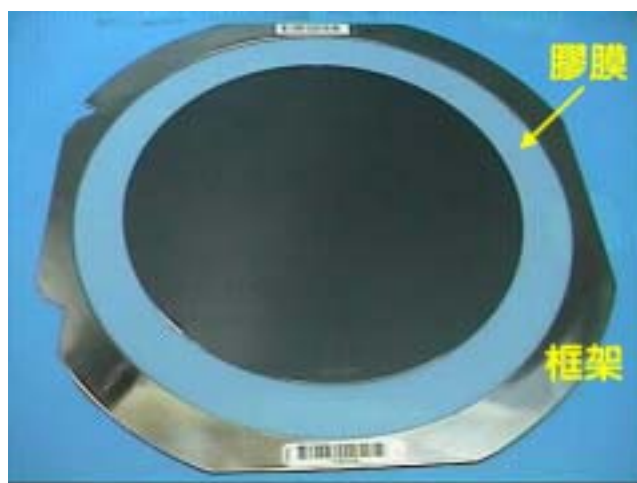
制之框架上,此一动作叫晶圆黏片 (wafer mount),如图一,而后再

送至芯片切割机上进行切割。切割完后,一颗颗之晶粒井然有序的排

列在胶带上,如图二、三,同时由于框架之支撑可避免胶带皱折而使

晶粒互相碰撞,而框架撑住胶带以便于搬运。

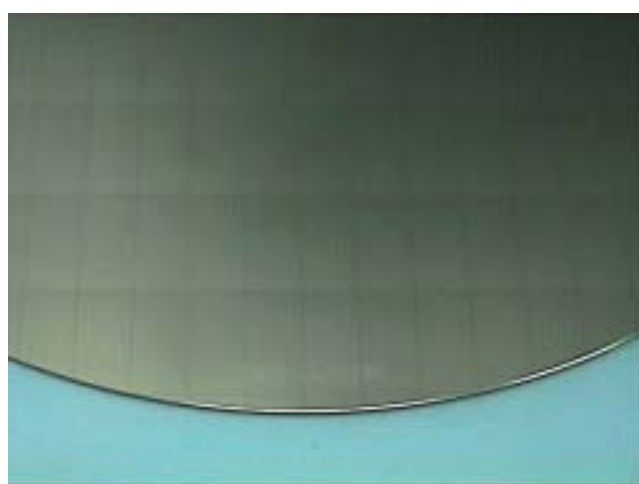
图一



图二



图三

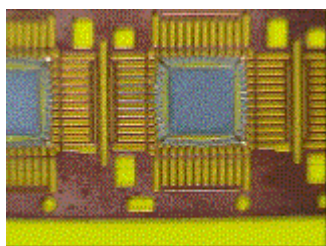




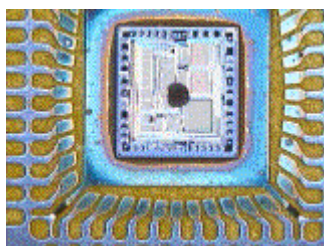
(Die Bond)

黏晶的目的乃是将一颗颗分离的晶粒放置在导线架 (lead frame) 上并用银胶 (epoxy) 黏着固定。导线架是提供晶粒一个黏着的位置

(晶粒座 die pad), 并预设有可延伸 I C 晶粒电路的延伸脚 (分为内引脚及外引脚 inner lead/outer lead) 一个导线架上依不同的设计可以有数个晶粒座, 这数个晶粒座通常排成一行, 亦有成矩阵式的多列排法。导线架经传输至定位后, 首先要在晶粒座预定黏着晶粒的位置上点上银胶 (此一动作称为点胶), 然后移至下一位置将晶粒置放其上。而经过切割之晶圆上之晶粒则由取放臂一颗一颗地置放在已点胶之晶粒座上。黏晶完后之导线架则经由传输设备送至弹匣 (magazine) 内。黏晶后之成品如图所示。



导线架 成品



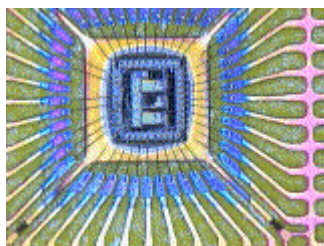


(Wire Bond)

焊线的目的是将晶粒上的接点以极细的金线（18~50um）连接到导线架上之内引脚，藉而将 I C 晶粒之电路讯号传输到外界。当导线架从弹匣内传送至定位后，应用电子影像处理技术来确定晶粒上各个接点以及每一接点所相对应之内引脚上之接点的位置，然后做焊线之动作。焊线时，以晶粒上之接点为第一焊点，内接脚上之接点为第二焊点。首先将金线之端点烧结成小球，而后将小球压焊在第一焊点上（此称为第一焊，first bond）。接着依设计好之路径拉金线，最后将金线压焊在第二焊点上（此称为第二焊，second bond），同时并拉断第二焊点与钢嘴间之金线，而完成一条金线之焊线动作（见图一）。接着便又结成小球开始下一条金线之焊线动作。焊线完成后之晶粒与导线架则如图所示。图二为 30 μ Ø 之金线与头发的比较。请点选图片 [可看得更仔细喔.....](#)

图一

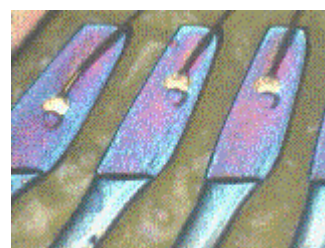
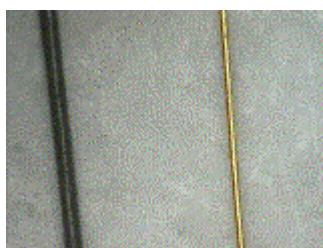
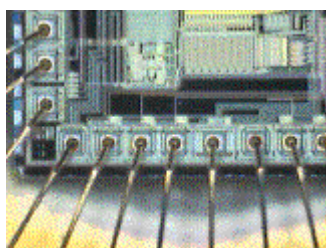
成品



第一焊点

图二

第二焊点



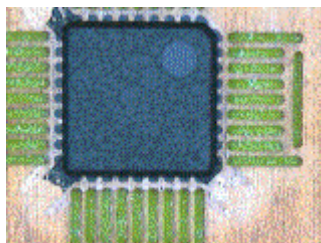
(Mold)

封胶之目的有以下数点:

- 1、防止湿气等由外部侵入。
- 2、以机械方式支持导线。
- 3、有效地将内部产生之热排出于外部。
- 4、提供能够手持之形体。

封胶之过程比较单纯, 首先将焊线完成之导线架置放于框架上并先行预热, 再将框架置于压模机 (mold press) 上的封装模上, 此时预热好的树脂亦准备好投入封装模上之树脂进料口。激活机器后, 压模机压下, 封闭上下模再将半溶化后之树脂挤入模中, 待树脂充填硬化后, 开模取出成品。封胶完成后的成品, 可以看到在每一条导线架上之每一颗晶粒包覆着坚固之外壳, 并伸出外引脚互相串联在一起 (如图所示)。

成品



(Mark)

印字的目的, 在注明商品之规格及制造者。良好的印字令人有高尚产品之感觉。因此在 IC 封装过程中亦是相当重要的, 往往会有因为印字不清晰或字迹断裂而遭致退货重新印字的情形。

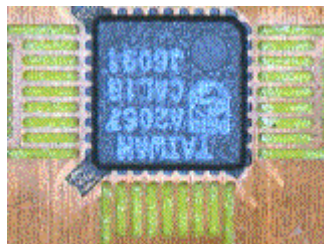
印字的方式有下列几种:

- 1、印式: 直接像印章一样印字在胶体上。
- 2、转印式 (pad print): 使用转印头, 从字模上沾印再印字在胶体上。

3、雷射刻印方式 (laser mark): 使用雷射直接在胶体上刻印。

为了要使印字清晰且不易脱落, IC 胶体的清洁、印料的选用及印字的方式, 就相当的重要。而在印字的过程中, 自动化的印字机有一定的程序来完成每项工作以确保印字的牢靠。印字后之成品如图所示。

成品



(Trim/Form)

封胶完后之导线架需先将导线架上多余之残胶去除 (deflash), 并且经过电镀 (plating) 以增加外引脚之导电性

及抗氧化性, 而后再进行剪切成型。剪切之目的, 乃是要将

整条导线架上已封装好之晶粒, 每个独立分开。同时, 亦要

把不需要的连接用材料及部份凸出之树脂切除 (dejunk)。

剪切完成时之每个独立封胶晶粒之模样, 是一块坚固的树脂

硬壳并由侧面伸出许多支外引脚。而成型的目的, 则是将这

些外引脚压成各种预先设计好之形状, 以便于尔后装置在电

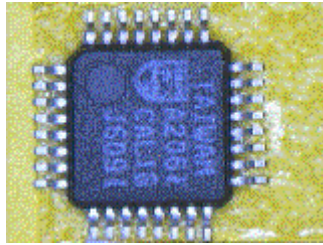
路板上使用, 由于定位及动作的连续性, 剪切及成型通常

在一部机器上, 或分成两部机 (trim / dejunk, form / singular)

上连续完成。成型后的每一颗 IC 便送入塑料管 (tube) 或承

载盘 (tray) 以方便输送。照片所示乃剪切成型后之成品。

成品



射频和天线设计培训课程推荐

易迪拓培训(www.edatop.com)由数名来自于研发第一线的资深工程师发起成立,致力并专注于微波、射频、天线设计研发人才的培养;我们于 2006 年整合合并微波 EDA 网(www.mweda.com),现已发展成为国内最大的微波射频和天线设计人才培养基地,成功推出多套微波射频以及天线设计经典培训课程和 ADS、HFSS 等专业软件使用培训课程,广受客户好评;并先后与人民邮电出版社、电子工业出版社合作出版了多本专业图书,帮助数万名工程师提升了专业技术能力。客户遍布中兴通讯、研通高频、埃威航电、国人通信等多家国内知名公司,以及台湾工业技术研究院、永业科技、全一电子等多家台湾地区企业。

易迪拓培训课程列表: <http://www.edatop.com/peixun/rfe/129.html>



射频工程师养成培训课程套装

该套装精选了射频专业基础培训课程、射频仿真设计培训课程和射频电路测量培训课程三个类别共 30 门视频培训课程和 3 本图书教材;旨在引领学员全面学习一个射频工程师需要熟悉、理解和掌握的专业知识和研发设计能力。通过套装的学习,能够让学员完全达到和胜任一个合格的射频工程师的要求...

课程网址: <http://www.edatop.com/peixun/rfe/110.html>

ADS 学习培训课程套装

该套装是迄今国内最全面、最权威的 ADS 培训教程,共包含 10 门 ADS 学习培训课程。课程是由具有多年 ADS 使用经验的微波射频与通信系统设计领域资深专家讲解,并多结合设计实例,由浅入深、详细而又全面地讲解了 ADS 在微波射频电路设计、通信系统设计和电磁仿真设计方面的内容。能让您在最短的时间内学会使用 ADS,迅速提升个人技术能力,把 ADS 真正应用到实际研发工作中去,成为 ADS 设计专家...



课程网址: <http://www.edatop.com/peixun/ads/13.html>



HFSS 学习培训课程套装

该套课程套装包含了本站全部 HFSS 培训课程,是迄今国内最全面、最专业的 HFSS 培训教程套装,可以帮助您从零开始,全面深入学习 HFSS 的各项功能和在多个方面的工程应用。购买套装,更可超值赠送 3 个月免费学习答疑,随时解答您学习过程中遇到的棘手问题,让您的 HFSS 学习更加轻松顺畅...

课程网址: <http://www.edatop.com/peixun/hfss/11.html>

CST 学习培训课程套装

该培训套装由易迪拓培训联合微波 EDA 网共同推出,是最全面、系统、专业的 CST 微波工作室培训课程套装,所有课程都由经验丰富的专家授课,视频教学,可以帮助您从零开始,全面系统地学习 CST 微波工作的各项功能及其在微波射频、天线设计等领域的设计应用。且购买该套装,还可超值赠送 3 个月免费学习答疑...

课程网址: <http://www.edatop.com/peixun/cst/24.html>



HFSS 天线设计培训课程套装

套装包含 6 门视频课程和 1 本图书,课程从基础讲起,内容由浅入深,理论介绍和实际操作讲解相结合,全面系统的讲解了 HFSS 天线设计的全过程。是国内最全面、最专业的 HFSS 天线设计课程,可以帮助您快速学习掌握如何使用 HFSS 设计天线,让天线设计不再难...

课程网址: <http://www.edatop.com/peixun/hfss/122.html>

13.56MHz NFC/RFID 线圈天线设计培训课程套装

套装包含 4 门视频培训课程,培训将 13.56MHz 线圈天线设计原理和仿真设计实践相结合,全面系统地讲解了 13.56MHz 线圈天线的工作原理、设计方法、设计考量以及使用 HFSS 和 CST 仿真分析线圈天线的具体操作,同时还介绍了 13.56MHz 线圈天线匹配电路的设计和调试。通过该套课程的学习,可以帮助您快速学习掌握 13.56MHz 线圈天线及其匹配电路的原理、设计和调试...

详情浏览: <http://www.edatop.com/peixun/antenna/116.html>



我们的课程优势:

- ※ 成立于 2004 年,10 多年丰富的行业经验,
- ※ 一直致力并专注于微波射频和天线设计工程师的培养,更了解该行业对人才的要求
- ※ 经验丰富的一线资深工程师讲授,结合实际工程案例,直观、实用、易学

联系我们:

- ※ 易迪拓培训官网: <http://www.edatop.com>
- ※ 微波 EDA 网: <http://www.mweda.com>
- ※ 官方淘宝店: <http://shop36920890.taobao.com>