



关键电路EMC设计技术



目 录



- 时域与频域
- 傅立叶变换
- 干扰抑制设计
 - 时钟电路干扰抑制设计
 - 总线电路干扰抑制设计
 - 单板电源电路去耦设计
 - 开关电源干扰抑制设计
 - 接口电路干扰抑制设计
- 抗干扰设计
 - 看门狗电路抗干扰设计
 - 面板复位电路抗干扰设计
 - 面板指示灯抗干扰设计
 - 接口电路抗干扰设计
 - 电源电路抗干扰设计
 - 面板拨码开关电路抗干扰设计



时域与频域

- 时域：对于电路设计工程师来说，其所关注的只是时域内的信号波形，即用示波器所能观测到的波形，是时间和幅度的响应；
- 频域：对于EMC工程师来说，其所关注的重点在于信号的频谱，即用频谱仪扫频的频谱曲线，是频率和幅度的响应。
- 但是因为信号的时域波形直接影响其频谱，所以控制信号的频谱分量必须在时域的波形上下手，连接时域和频域的方法为“**傅立叶变换**”。



傅立叶变换

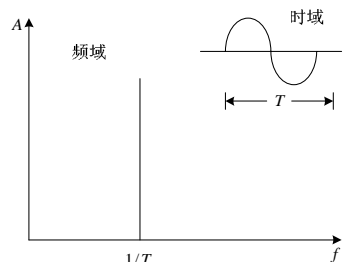


- 时域与频域
- 傅立叶变换
- 干扰抑制设计
 - 时钟电路干扰抑制设计
 - 总线电路干扰抑制设计
 - 单板电源电路去耦设计
 - 开关电源干扰抑制设计
 - 接口电路干扰抑制设计
- 抗干扰设计
 - 看门狗电路抗干扰设计
 - 面板复位电路抗干扰设计
 - 面板指示灯抗干扰设计
 - 接口电路抗干扰设计
 - 电源电路抗干扰设计
 - 面板拨码开关电路抗干扰设计

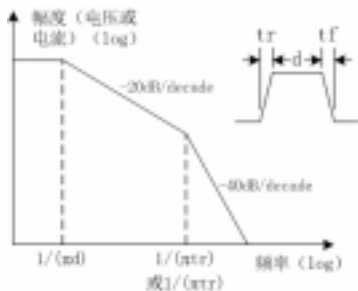


傅立叶变换

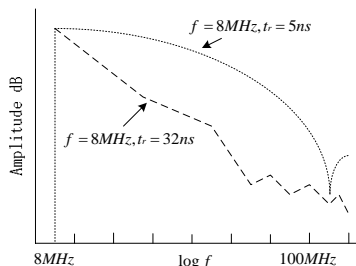
正弦波频谱：



梯形波频谱：



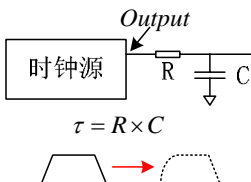
从右图可以看出，即使是相同的信号频率，上升时间小的信号在频域覆盖的频带要宽，并且基频后的相同频点上幅度要大，所以信号的上升沿越小，其干扰强度越大。



- 任何非正弦波信号在频域内都有非常丰富的谐波分量，这些谐波分量便是引起EMC辐射的“罪魁祸首”。
- 影响其谐波分量的最主要因素是信号的上升沿，所以在逻辑器件的选择以及编程方面有一个原则：“信号的上升沿能够满足功能要求且留一定的裕量即可，不要强求过小的上升时间”。

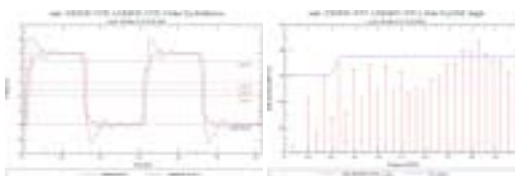
- 时域与频域
- 傅立叶变换
- 干扰抑制设计
 - 时钟电路干扰抑制设计
 - 总线电路干扰抑制设计
 - 单电源电路去耦设计
 - 开关电源干扰抑制设计
 - 接口电路干扰抑制设计
- 抗干扰设计
 - 霍尔电路抗干扰设计
 - 面板复位电路抗干扰设计
 - 面板指示灯抗干扰设计
 - 接口电路抗干扰设计
 - 电源电路抗干扰设计
 - 面板拨码开关电路抗干扰设计

- 在满足产品功能要求的情况下，沿尽可能缓；
- 如右图所示，使沿变缓的方法是增大电阻R和电容C的值；
- 所以，单板原理图设计时，在时钟信号的输出端串联一个电阻R，此电阻同时可以用来进行匹配（见后续描述）；
- 电容C的实现可以采用在PCB设计时预留焊盘或通过信号线的对地分布电容来控制。



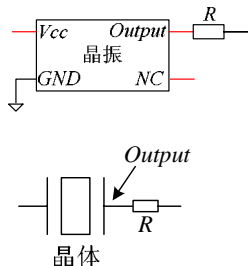
时钟输出不匹配带来的危害：

信号不匹配会导致信号来回反射，反射信号会在原来信号上叠加，产生振铃或过冲，导致较为严重的辐射，如下图：



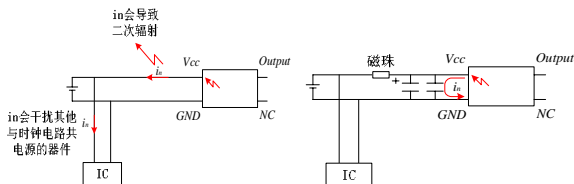
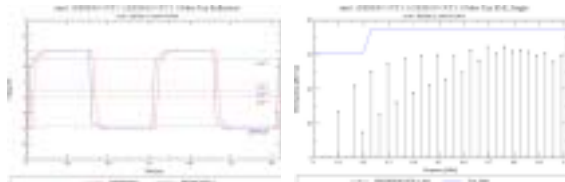
通用的输出匹配方法：

一般器件的输出阻抗为十几个欧姆，而PCB板上的走线阻抗Z0范围为50~90欧姆，导致非常严重的失配，一般采用串联一个电阻的方式进行匹配，电阻的选择可以在22~51欧姆之间。



时钟输出匹配后的改善：

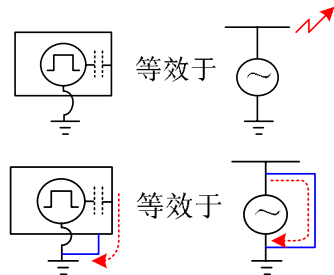
从下图中的左图可以看出，原先的过冲没有了，所以右图中的频域辐射图得到了很大的改善。



时钟器件的电源去耦方式一般为：磁珠 + 10uF电容 + 高频电容；

高频电容的选择：根据时钟频率选择电容的容值，选择范围为：100pF ~ 0.1uF，典型值为1000pF。

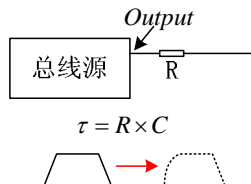
时钟器件的金属外壳在原理图设计时需要定义为地网络属性。



- 时域与频域
- 傅立叶变换
- 干扰抑制设计
 - 时钟电路干扰抑制设计
 - **总线电路干扰抑制设计**
 - 单板电源电路去耦设计
 - 开关电源干扰抑制设计
 - 接口电路干扰抑制设计
- 抗干扰设计
 - 看门狗电路抗干扰设计
 - 面板复位电路抗干扰设计
 - 面板指示灯抗干扰设计
 - 接口电路抗干扰设计
 - 电源电路抗干扰设计
 - 面板拨码开关电路抗干扰设计



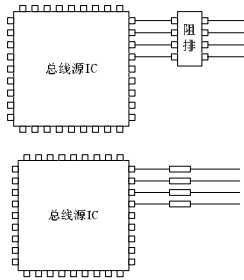
- 对于可编程的总线输出芯片，建议使用软件控制其沿的陡度；
- 对于不可编程的芯片，采用的方法同时钟源，但给每根总线都并电容的可能性不大，因为每根总线对地都有分布电容，所以增大右图中的R同样可以减缓信号上升沿。



总线信号输出匹配设计

匹配电阻的选择：22欧姆~51欧姆。

一般不建议采用阻排，因为阻排容易产生串扰，并且阻排之中如果有一个电阻故障，整个阻排都需要更换，成本大。



总线驱动器件的电源去耦设计

- 同时钟源器件的电源去耦设计

单板电源电路去耦设计

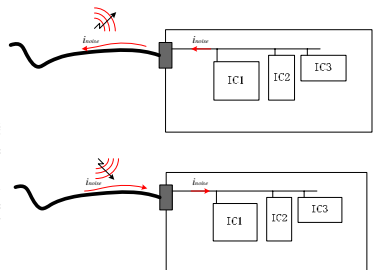
- 时域与频域
- 傅立叶变换
- 干扰抑制设计
 - 时钟电路干扰抑制设计
 - 总线电路干扰抑制设计
 - **单板电源电路去耦设计**
 - 开关电源干扰抑制设计
 - 接口电路干扰抑制设计
- 抗干扰设计
 - 看门狗电路抗干扰设计
 - 面板复位电路抗干扰设计
 - 面板指示灯抗干扰设计
 - 接口电路抗干扰设计
 - 电源电路抗干扰设计
 - 面板拨码开关电路抗干扰设计



单板输入电源的滤波设计

单板电源输入口的滤波缘由

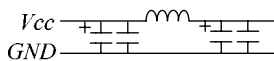
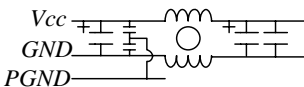
- 简单的说就是，避免电源上的各类噪声干扰单板工作，同时又可降低单板上各类数字模拟噪声沿电源线向外传导或辐射。



单板输入电源的滤波设计

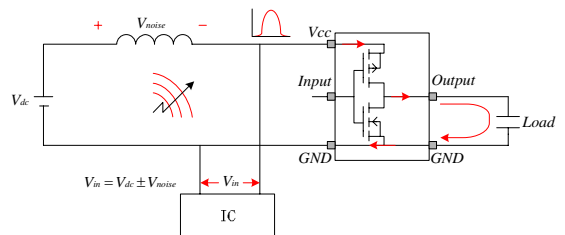
滤波电路的设计

- 单板上保护地时，滤波电路如右上图；
- 单板上无保护地时滤波电路如右下图；
- 电容的取值建议，低频电容10uF~47uF，高频电容100pF~0.1uF，典型值为1000pF；
- 共模扼流圈：1~10mH，单电感建议用磁珠代替，但是关注磁珠的额定电流和百兆电阻值。

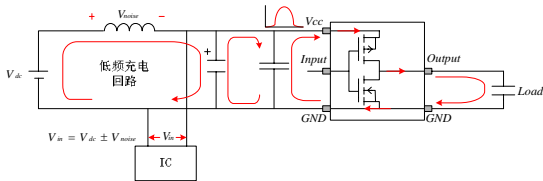


关键IC的电源去耦设计

无去耦设计的危害

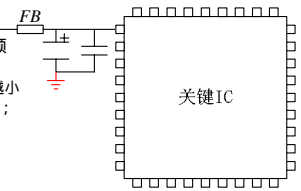


危害的解决方法



如何进行去耦设计

- 采用磁珠 + 低频电容 + 高频电容的组合方式，其中：
 - 磁珠选择的原则DC阻值越小越好，百兆电阻越大越好；
 - 低频电容的一般取值为10uF；
 - 高频电容的取值一般为100pF ~ 0.1uF，典型值为1000pF。



- 时域与频域
- 傅立叶变换
- 干扰抑制设计
 - 时钟电路干扰抑制设计
 - 总线电路干扰抑制设计
 - 单板电源电路去耦设计
 - 开关电源干扰抑制设计
 - 接口电路干扰抑制设计
- 抗干扰设计
 - 看门狗电路抗干扰设计
 - 面板复位电路抗干扰设计
 - 面板指示灯抗干扰设计
 - 接口电路抗干扰设计
 - 电源电路抗干扰设计
 - 面板拨码开关电路抗干扰设计

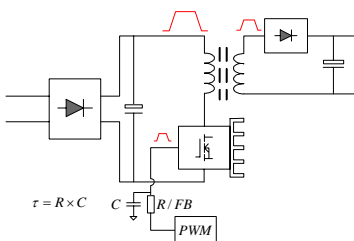


设计原则

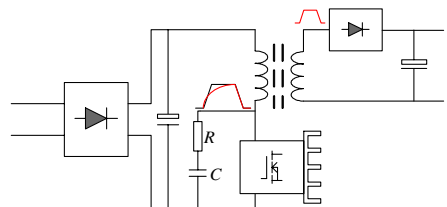
- 降低源辐射强度，即减小di/dt；
- 切断干扰耦合途径或减小辐射环路面积。

如何减小di/dt

- 控制触发波形的上升沿可以减小电源电路的di/dt，采用的方法有：在下图中的位置串电阻或磁珠，抑或地对地并一个电容，增大PWM输出波形的沿时间。



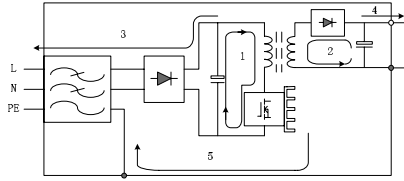
如何减小di/dt



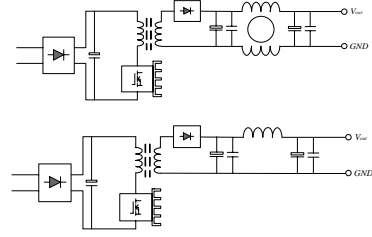
如何切断耦合途径和控制辐射回路

开关电源干扰有几个途径，见图中的1、2、3、4、5。

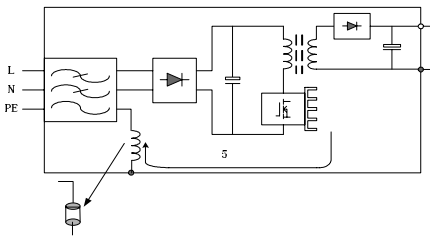
对于1和2：在PCB layout时控制回路面积。对于3采用电源输入端滤波的方法切断耦合途径；对于4采用电源输出端滤波的方法处理，对于5采用地线上串电感或Core。



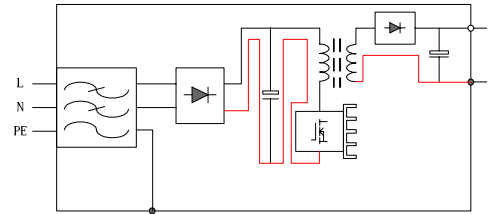
电源输出端的滤波设计



地线噪声电流的抑制



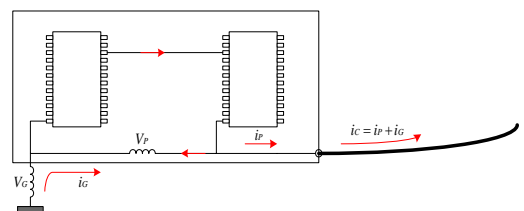
减小回路面积，抑制差模辐射



- 时域与频域
- 傅立叶变换
- 干扰抑制设计
 - 时钟电路干扰抑制设计
 - 总线电路干扰抑制设计
 - 单板电源电路去耦设计
 - 开关电源干扰抑制设计
 - 接口电路干扰抑制设计
- 抗干扰设计
 - 看门狗电路抗干扰设计
 - 面板复位电路抗干扰设计
 - 面板指示灯抗干扰设计
 - 接口电路抗干扰设计
 - 电源电路抗干扰设计
 - 面板接码开关电路抗干扰设计

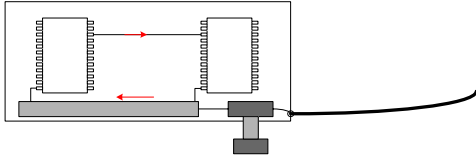


接口电路因其接有外出电缆，使得其共模辐射很大。

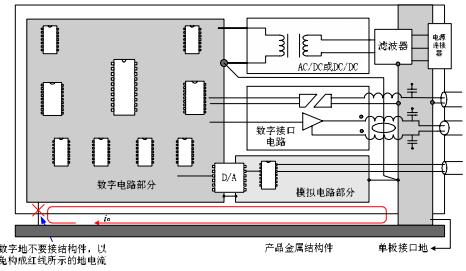


接地设计

减小前页图中的 V_p 和 V_G



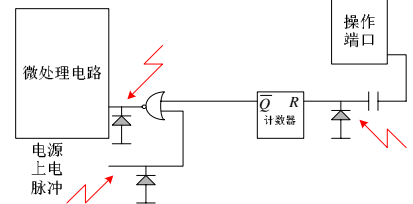
滤波设计



- 时域与频域
- 傅立叶变换
- 干扰抑制设计
 - 时钟电路干扰抑制设计
 - 总线电路干扰抑制设计
 - 单板电源电路去耦设计
 - 开关电源干扰抑制设计
 - 接口电路干扰抑制设计
- 抗干扰设计
 - **看门狗电路抗干扰设计**
 - 面板复位电路抗干扰设计
 - 面板指示灯抗干扰设计
 - 接口电路抗干扰设计
 - 电源电路抗干扰设计
 - 面板拨码开关电路抗干扰设计



对于干扰脉冲的抑制可以采用双向瞬态抑制二极管 (TVS)，如 PSOT05C 等，也可以采用高频滤波电容，典型值为 560pF。



注：红色箭头为干扰脉冲

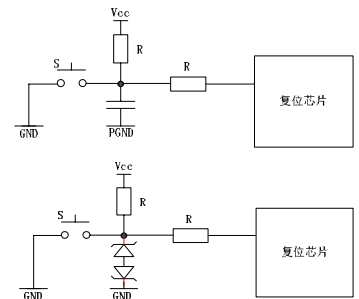
- 时域与频域
- 傅立叶变换
- 干扰抑制设计
 - 时钟电路干扰抑制设计
 - 总线电路干扰抑制设计
 - 单板电源电路去耦设计
 - 开关电源干扰抑制设计
 - 接口电路干扰抑制设计
- 抗干扰设计
 - 看门狗电路抗干扰设计
 - **面板复位电路抗干扰设计**
 - 面板指示灯抗干扰设计
 - 接口电路抗干扰设计
 - 电源电路抗干扰设计
 - 面板拨码开关电路抗干扰设计



面板复位按钮是静电非常敏感的电路，可以采用右图两种方法处理。

其中电容的典型值为 560pF，双向TVS管可以选择结电容较小的管子，结电容在 1000pF 以下。

此外，尽可能增加R进行限流。



面板指示灯抗干扰设计

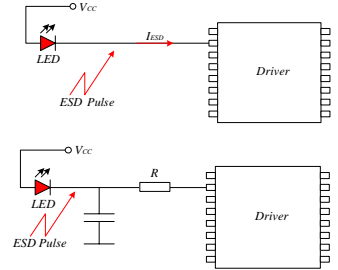
- 时域与频域
- 傅立叶变换
- 干扰抑制设计
 - 时钟电路干扰抑制设计
 - 总线电路干扰抑制设计
 - 单板电源电路去耦设计
 - 开关电源干扰抑制设计
 - 接口电路干扰抑制设计
- 抗干扰设计
 - 看门狗电路抗干扰设计
 - 面板复位电路抗干扰设计
 - **面板指示灯抗干扰设计**
 - 接口电路抗干扰设计
 - 电源电路抗干扰设计
 - 面板拨码开关电路抗干扰设计



面板指示灯抗干扰设计

如右下图所示，面板指示灯需要设计防静电电容和限流电阻进行防静电设计，电容的典型值为560pF，电阻取值依赖于LED点灯所需的驱动电流一般为几十至几百欧姆。

电容可以用双向TVS管代替。



接口电路抗干扰设计

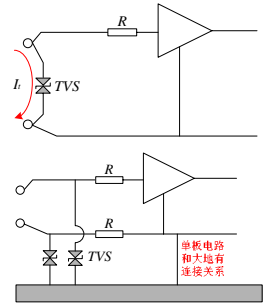
- 时域与频域
- 傅立叶变换
- 干扰抑制设计
 - 时钟电路干扰抑制设计
 - 总线电路干扰抑制设计
 - 单板电源电路去耦设计
 - 开关电源干扰抑制设计
 - 接口电路干扰抑制设计
- 抗干扰设计
 - 看门狗电路抗干扰设计
 - 面板复位电路抗干扰设计
 - 面板指示灯抗干扰设计
 - **接口电路抗干扰设计**
 - 电源电路抗干扰设计
 - 面板拨码开关电路抗干扰设计



接口电路抗干扰设计

室内接口 - 受大电流冲击的可能性较小，使用TVS进行防护即可。

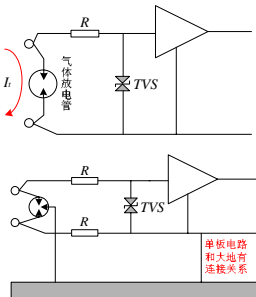
- 如果单板上的电路和大地之间没有任何连接关系，则电路只需进行差模防护即可；
- 如果单板上的电路和大地之间有连接关系，如通过电感、磁珠或其他方式和大地相连，则需要进行共模防护设计。



接口电路抗干扰设计

室外接口 - 受大电流冲击的可能性较大，需要使用气体放电管或者压敏电阻等大泄放电流防护器件。

- 如果单板上的电路和大地之间没有任何连接关系，则电路只需进行差模防护即可；
- 如果单板上的电路和大地之间有连接关系，如通过电感、磁珠或其他方式和大地相连，则需要进行共模防护设计。



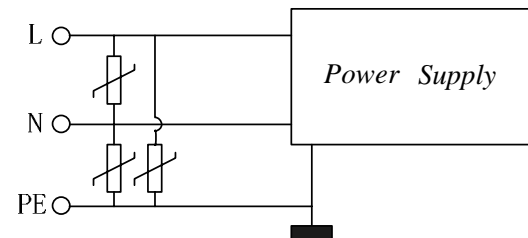
电源电路抗干扰设计

- 时域与频域
- 傅立叶变换
- 干扰抑制设计
 - 时钟电路干扰抑制设计
 - 总线电路干扰抑制设计
 - 单板电源电路去耦设计
 - 开关电源干扰抑制设计
 - 接口电路干扰抑制设计
- 抗干扰设计
 - 看门狗电路抗干扰设计
 - 面板复位电路抗干扰设计
 - 面板指示灯抗干扰设计
 - 接口电路抗干扰设计
 - **电源电路抗干扰设计**
 - 面板拨码开关电路抗干扰设计





电源电路抗干扰设计



使用压敏电阻进行电源输入侧的共模和差模防护设计。

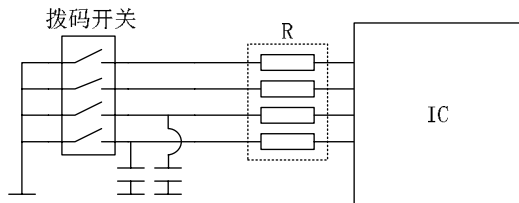


面板拨码开关电路抗干扰设计

- 时域与频域
- 傅立叶变换
- 干扰抑制设计
 - 时钟电路干扰抑制设计
 - 总线电路干扰抑制设计
 - 单板电源电路去耦设计
 - 开关电源干扰抑制设计
 - 接口电路干扰抑制设计
- 抗干扰设计
 - 看门狗电路抗干扰设计
 - 面板复位电路抗干扰设计
 - 面板指示灯抗干扰设计
 - 接口电路抗干扰设计
 - 电源电路抗干扰设计
 - 面板拨码开关电路抗干扰设计



面板拨码开关电路抗干扰设计



采用电容或TVS管 + 限流电阻的方式进行静电干扰抑制。电容的典型值为560pF。



附 录

去耦电容的谐振频率及选择

电容值	通孔插装 (0.25in引线)	表面贴装 (0805)
1.0uF	2.6MHz	5MHz
0.1uF	8.2MHz	16MHz
0.01uF	26MHz	50MHz
1000pF	82MHz	159MHz
500pF	116MHz	225MHz
100pF	260MHz	503MHz
10pF	821MHz	1.6GHz



结束语



谢谢!!
Thank you!!

射频和天线设计培训课程推荐

易迪拓培训(www.edatop.com)由数名来自于研发第一线的资深工程师发起成立,致力并专注于微波、射频、天线设计研发人才的培养;我们于 2006 年整合合并微波 EDA 网(www.mweda.com),现已发展成为国内最大的微波射频和天线设计人才培养基地,成功推出多套微波射频以及天线设计经典培训课程和 ADS、HFSS 等专业软件使用培训课程,广受客户好评;并先后与人民邮电出版社、电子工业出版社合作出版了多本专业图书,帮助数万名工程师提升了专业技术能力。客户遍布中兴通讯、研通高频、埃威航电、国人通信等多家国内知名公司,以及台湾工业技术研究院、永业科技、全一电子等多家台湾地区企业。

易迪拓培训课程列表: <http://www.edatop.com/peixun/rfe/129.html>



射频工程师养成培训课程套装

该套装精选了射频专业基础培训课程、射频仿真设计培训课程和射频电路测量培训课程三个类别共 30 门视频培训课程和 3 本图书教材;旨在引领学员全面学习一个射频工程师需要熟悉、理解和掌握的专业知识和研发设计能力。通过套装的学习,能够让学员完全达到和胜任一个合格的射频工程师的要求...

课程网址: <http://www.edatop.com/peixun/rfe/110.html>

ADS 学习培训课程套装

该套装是迄今国内最全面、最权威的 ADS 培训教程,共包含 10 门 ADS 学习培训课程。课程是由具有多年 ADS 使用经验的微波射频与通信系统设计领域资深专家讲解,并多结合设计实例,由浅入深、详细而又全面地讲解了 ADS 在微波射频电路设计、通信系统设计和电磁仿真设计方面的内容。能让您在最短的时间内学会使用 ADS,迅速提升个人技术能力,把 ADS 真正应用到实际研发工作中去,成为 ADS 设计专家...



课程网址: <http://www.edatop.com/peixun/ads/13.html>



HFSS 学习培训课程套装

该套课程套装包含了本站全部 HFSS 培训课程,是迄今国内最全面、最专业的 HFSS 培训教程套装,可以帮助您从零开始,全面深入学习 HFSS 的各项功能和在多个方面的工程应用。购买套装,更可超值赠送 3 个月免费学习答疑,随时解答您学习过程中遇到的棘手问题,让您的 HFSS 学习更加轻松顺畅...

课程网址: <http://www.edatop.com/peixun/hfss/11.html>

CST 学习培训课程套装

该培训套装由易迪拓培训联合微波 EDA 网共同推出,是最全面、系统、专业的 CST 微波工作室培训课程套装,所有课程都由经验丰富的专家授课,视频教学,可以帮助您从零开始,全面系统地学习 CST 微波工作的各项功能及其在微波射频、天线设计等领域的设计应用。且购买该套装,还可超值赠送 3 个月免费学习答疑...

课程网址: <http://www.edatop.com/peixun/cst/24.html>



HFSS 天线设计培训课程套装

套装包含 6 门视频课程和 1 本图书,课程从基础讲起,内容由浅入深,理论介绍和实际操作讲解相结合,全面系统的讲解了 HFSS 天线设计的全过程。是国内最全面、最专业的 HFSS 天线设计课程,可以帮助您快速学习掌握如何使用 HFSS 设计天线,让天线设计不再难...

课程网址: <http://www.edatop.com/peixun/hfss/122.html>

13.56MHz NFC/RFID 线圈天线设计培训课程套装

套装包含 4 门视频培训课程,培训将 13.56MHz 线圈天线设计原理和仿真设计实践相结合,全面系统地讲解了 13.56MHz 线圈天线的工作原理、设计方法、设计考量以及使用 HFSS 和 CST 仿真分析线圈天线的具体操作,同时还介绍了 13.56MHz 线圈天线匹配电路的设计和调试。通过该套课程的学习,可以帮助您快速学习掌握 13.56MHz 线圈天线及其匹配电路的原理、设计和调试...

详情浏览: <http://www.edatop.com/peixun/antenna/116.html>



我们的课程优势:

- ※ 成立于 2004 年,10 多年丰富的行业经验,
- ※ 一直致力并专注于微波射频和天线设计工程师的培养,更了解该行业对人才的要求
- ※ 经验丰富的一线资深工程师讲授,结合实际工程案例,直观、实用、易学

联系我们:

- ※ 易迪拓培训官网: <http://www.edatop.com>
- ※ 微波 EDA 网: <http://www.mweda.com>
- ※ 官方淘宝店: <http://shop36920890.taobao.com>