

# 900MHz 低噪声放大器

Vikas Chandra  
Carnegie Mellon University

## 摘要

采用标准的 0.25umCMOS 工艺设计的 900MHz 低噪声放大器。放大器能提供 15dB 的增益，而噪声系数仅 1dB，电源电压 2.5V，工作电流 9.6mA。该报告中有详细的设计过程及模拟结果。

## 1. 介绍

接收机的最前级通常是低噪声放大器 ( Low Noise Amplifier, LNA)。LNA 的主要功能是在克服噪声的条件下为后级提供足够高的增益。即在提供增益的同时，尽可能地减少噪声，以及完成接受大信号不失真——线性度要好。通常，LNA 要实现一个特性阻抗如 50Ω，以匹配输入源信号，尤其是在 LNA 的前级有一个无源滤波器的情况下，因为许多滤波器的传输函数对负载的值十分敏感。此外，LNA 需要低的功耗，对便携式设备尤其重要。

LNA 的设计是以下各特性的折中，即优化的增益、低噪声系数、输入输出端口匹配、高的线性度和低功耗之间的折中。LNA 的简单结构会误导我们，认为设计很简单，但其中设计的折中非常复杂。当然在深亚微米工艺制作高 Q 值的片上电感也是很不容易。

设计的目标为以下参数：

电源电压	2.5V
功耗	25mW
噪声系数 NF (dB)	<2.0dB
IIP3	>5dBm
增益	>15dB
输入阻抗 (实部)	40-60Ω
输出阻抗 (实部)	40-60Ω
-1dB 压缩点	>-10dBm
反向增益 (隔离)	<-30dB 从 10MHz 到 2GHz
输入阻抗匹配 (S11)	<-12dB 在 900MHz

输出阻抗匹配 (S22)	<-12dB 在 900MHz
传输函数平坦度 (中心频率周围)	-3dB 带宽>100MHz

采用标准的 0.25 $\mu$ m CMOS 工艺设计的 900MHz 低噪声放大器。为了得到纯实数的输入阻抗，我们采用源极电感负反馈的电路[1]。这种结构与其它结构相比在得到 50 $\Omega$  阻抗时具有更低的噪声。但源极电感负反馈的电路要求电路可以调谐，而该设计是窄带的。

模拟结果表明电路的增益在 900MHz 时为 15.3dB，噪声系数仅 1dB，IIP3 为 0.8dBm，1dB 压缩点为 -9.57 dBm，实输入阻抗为 42.19 $\Omega$ ，实输出阻抗为 46.64 $\Omega$ ，功耗为 24mW。

本文分为以下几个部分：II 讨论了 LNA 的电路拓扑结构、设计和分析。III 是模拟结果，IV 为小结和结论。

## II. LNA 设计

### A. 电路拓扑

单端 900MHz LNA 的结构如图 1 所示：

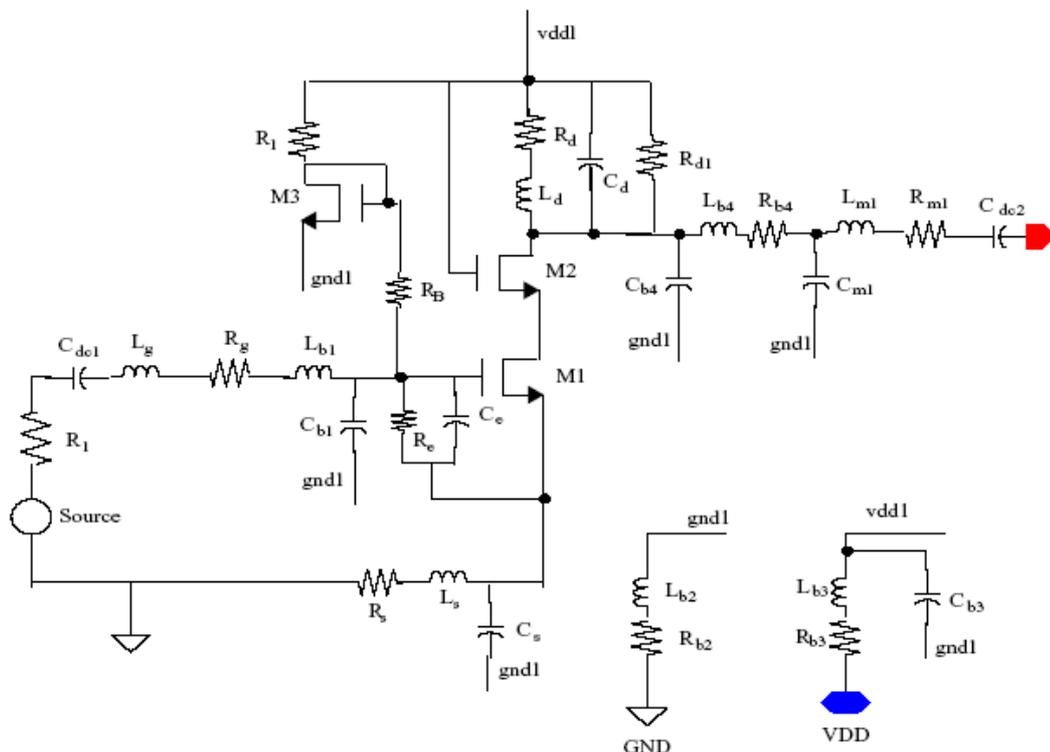


图 1 单端 900MHz CMOS LNA 的结构

电路结构采用了通常使用的级联结构，该结构能有效地将输出与输入隔离，使电路单向化。采用源极电感负反馈是为了在窄带下得到更好的噪声特性。 $L_s$  和  $L_g$  是为了实现输入阻抗匹配，而输出阻抗匹配则通过调节电感  $L_d$  和电容  $C_d$ 。 $L_g$  已经在片外设计，这里只讨论键合线电感和电容。

LNA 有个单独的接地。这是为了确保衬底噪声不会耦合到 LNA。片上的键合线电感的  $Q$  值为 5 且有一个串联电阻加在模型上。同样，片外的电感的  $Q$  值为 50，也加有串联电阻。与此类似，设计中所有的电容都有有限的  $Q$  值和串联电阻。

$L_d$ 和 $C_d$ 的选取是使LNA的负载为  $250\Omega$ ，这对于得到增益为 15dB很重要。匹配网络将  $250\Omega$ 的负载匹配为输出  $50\Omega$ 。 $M_3$  为二极管连接方式下的电压偏置电路，主要产生与 $M_1$  镜像的电流。 $M_1$  的电流由电源电压及串联在 $M_3$  的栅极  $V_{gs}$ 上的电阻 $R_1$  决定。电阻 $R_B$ 要足够大，以至于可以忽略其等效噪声电流。

电容  $C_e$  加在并联于  $M_1$  的  $C_{gs}$  上，是为了减小输入网络的有效  $Q$  值，这有对于提高线性度很重要。

直流阻断电容 $C_{dc1}$ 是为了防止 $M_1$  的栅源偏置的翻转，通常采用片外元件。同样，在输出端也有一个滤除直流的直流阻断电容。

表 2 给出了图 1 中电路的元件及制作在片上或片外或键合线等类型及其值：

元件	制作	值
M1	片上	250u/0.25u
M2	片上	250u/0.25u
M3	片上	18u/0.25u
R1	片上	1.78K $\Omega$
R <sub>B</sub>	片上	5K $\Omega$
L <sub>s</sub>	键合线	1.45nH
C <sub>s</sub>	键合线	300fF
R <sub>s</sub>	L <sub>s</sub> 寄生电阻	0.15 $\Omega$
L <sub>g</sub>	片外	25.2nH
R <sub>g</sub>	L <sub>g</sub> 寄生电阻	4.34 $\Omega$
L <sub>b1</sub>	键合线	1nH
C <sub>b1</sub>	键合线	300fF

Ce	片上	410fF
Re	Ce 寄生电阻	44KΩ
Ld	片上	8nH
Rd	Ld 寄生电阻	9.62Ω
Cd	片上	3.2pF
Rd1	Cd 寄生电阻	5.8KΩ
Lb4	键合线	1nh
Cb4	键合线	300fF
Rb4	Lb4 寄生电阻	0.12Ω
Lm1	片外	18nH
Rm1	Lm1 寄生电阻	2Ω
Cm1	键合线	1.6pF
Lb2	键合线	0.5nH
Rb2	Lb2 寄生电阻	0.06Ω
Lb3	键合线	1nH
Rb3	Lb3 寄生电阻	0.12Ω
Cb3	键合线	300fF

表 2 LNA 中所用元件参数

## B. 设计过程

根据 TSMC0.25umCMOS 工艺的设计参数[2]，可以决定以下的各变量。至于对变量的更多解释，可以参考资料[3]。

$$C_{ox} = 6.075 \times 10^{-15} \text{ f}/\mu\text{m}^2$$

$$\alpha = 0.85$$

$$\gamma = 2$$

采用文献[3]中的功率约束下的噪声优化，优化的M1 的栅宽 $W_{opt}$ 由公式给出：

$$W_{opt} \approx \frac{3}{2\omega_0 LC_{ox} R_s Q_s}, \text{ 其中, } Q_s=4.5$$

代入各量可得:  $W_{M1}=776.3\mu\text{m}$ 。

同样, 在功率约束下的最小噪声系数为:

$$F_{min} \approx 1 + 2.4 \cdot \frac{\gamma}{\alpha} \cdot \left( \frac{\omega_0}{\omega_T} \right)$$

其中给出  $\omega_T=77.28\text{Grps}$

$$C_{gs} = 2/3W \cdot L \cdot C_{ox} = 0.786\text{pF}$$

$$g_{m1} = \omega_T \cdot C_{gs} = 77.28 \times 10^9 \times 0.786 \times 10^{-12} = 60.74 \times 10^{-3} \text{ mho}$$

$$\text{同样, } g_{m1} = \left[ \frac{1 + \frac{\rho}{2}}{\langle 1 + \rho \rangle^2} \right] \cdot \mu_n \cdot C_{ox} \cdot \frac{W}{L} \cdot V_{od}$$

及  $\rho = \frac{V_{od}}{L \cdot E_{sat}}$ , 解出  $V_{od}$ , 我们可得:

$$V_{od} = 0.0946V。$$

现有:  $I_D = (\mu C_{ox})/2 \cdot W/L \cdot (V_{gs} - V_t) [(V_{gs} - V_t) \parallel L \cdot E_{sat}]$

解出  $I_D$ , 得到  $I_D = 3.287\text{mA}$ 。

图2给出了简化的LNA的输入级, 其中:

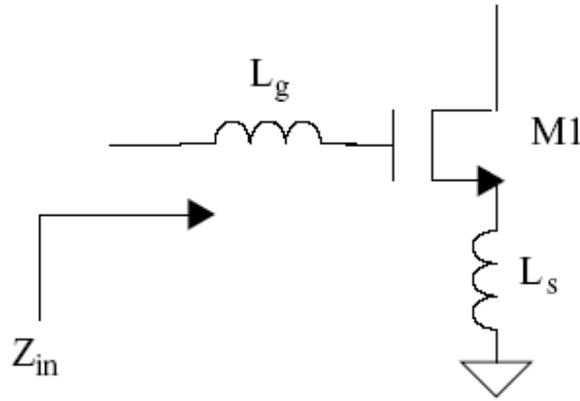


图2 LNA的输入级

$$Z_{in} = R_l + R_g + \left\langle \frac{g_m}{C_{gs}} \right\rangle \cdot L_s + s \langle L_s + L_g \rangle + \frac{1}{sC_{gs}}$$

$$= R_l + R_g + \omega_T L_s \text{ (谐振时)}$$

等效栅极输入电阻  $R_g$  可以忽略。同时, 作为一级近似,  $R_l$  在手算时也可以

忽略。但 $R_l$ 必须加在片上的电感中，因为电感的Q值是有限的。因此， $L_s$ 可以由式 $\omega_T L_s = R_s$ 给出。在中心频率为900MHz时， $Z_{in}$ 的虚部应该为0，可以给出

$$\omega_0(L_s + L_g) - \frac{1}{\omega_0 C_{gs}} = 0, \quad L_s \text{ 已经知道, 就可求出 } L_g.$$

由以上两式我们得到： $L_s = 0.646\text{nH}$ ， $L_g = 38.85\text{nH}$ 。  
级联晶体管M2的尺寸可以选择与M1[3]一致。

$$\left(\frac{W}{L}\right)_{M2} = \frac{776.3\mu}{0.25\mu}$$

$R_B$ 选为 $3\text{K}\Omega$ ，以避免M3流出的等效噪声电流，M3是镜像电流源，设置为M1的偏置，选为M1的1/10，以节省芯片功耗。

$$\left(\frac{W}{L}\right)_{M3} = \frac{77.6\mu}{0.25\mu}$$

$C_{dc1}$ 和 $C_{dc2}$ 为直流阻断电容，每个可以任意地选为 $10\text{pF}$ 。

由于偏置网络的电流是知道的（ $I_{DC}$ 的1/10），M1的过驱动电压是知道的， $R1$ 可以容易地知道。 $R1$ 算出是 $5.87\text{K}\Omega$ 。

最后要设计的元件是输出匹配网络。我们需要将 $250\Omega$ 的阻抗变换为 $50\Omega$ 。采用了一种Q值为2的L网络。我们可以采用有限Q值的电感，要得到级联电路的负载为 $250\Omega$ ，片上电感的Q值为5，因此， $R_s(Q^2 + 1) = 250\Omega$ ，所以， $R_s = 9.615\Omega$ 。

我们可以从式 $L_d = \frac{Q \cdot R_s}{\omega_0}$ 中求出 $L_d$ ，给出 $L_d = 8.5\text{nH}$ 。

$C_d$ 也可以由式 $C_d = \frac{1}{\omega_0^2 \cdot L_d}$ 得出。

在图1中，有一个平行于 $C_{gs}$ 的电容。这个电容 $C_e$ 是减小输入网络的Q值和增加LNA的线性度。 $C_e$ 选为 $410\text{fF}$ 。

以上的设计步骤只考虑了噪声系数。因此，如果我们侧重考虑线性度IIP3， $-1\text{dB}$ 压缩点，或阻抗匹配（S11、S22）的话，上面的值会变。同样，在计算 $W_{opt}$ 的时候，没有计及 $C_{gd}$ 。在深亚微米工艺， $C_{gd}$ 几乎大到了 $C_{gs}$ 的一半，在分析中不能再忽略。考虑这个因数，器件的参数有较大的变化。（见表2）

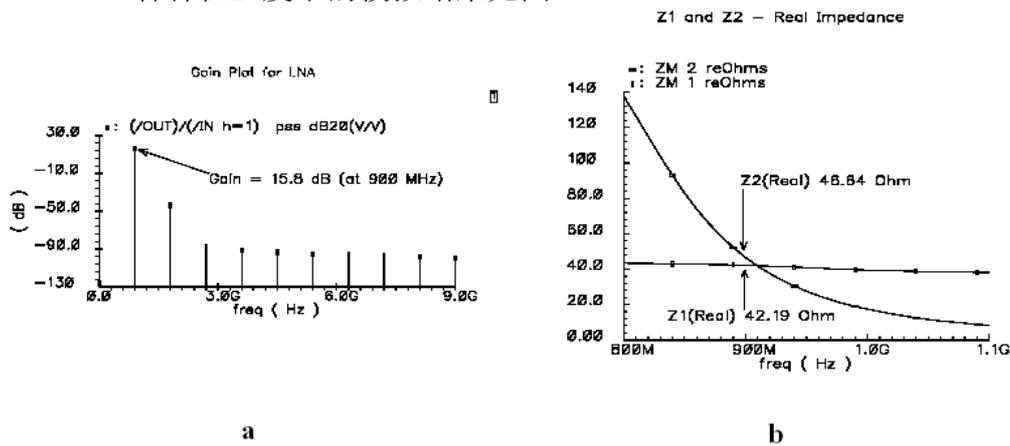
### III 模拟结果

LNA在3种不同的温度下作了模拟，0度，27度和70度。不同的模拟结果如表3所示：所以的模拟过程是按照[4]中步骤完成的。

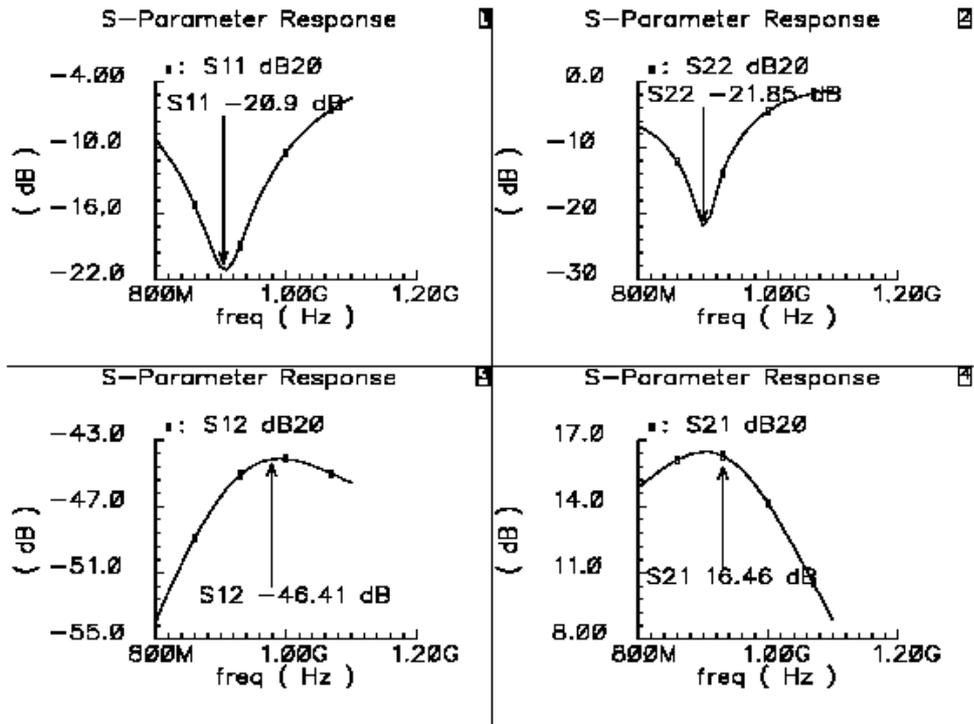
Specifications	0 deg C	27 deg C	70 deg C
Voltage gain	16.01 dB	15.8 dB	15.45 dB
NF	0.974 dB	0.999 dB	1.042 dB
NF <sub>min</sub>	0.858 dB	0.895 dB	0.955 dB
-1 dB Compression point	- 9.98 dB	- 9.57 dB	- 9.04 dBm
IIP3	- 0.6 dBm	0.821 dBm	1.26 dBm
Z <sub>in</sub> (real)	44.85 Ω	42.19 Ω	41.23 Ω
Z <sub>out</sub> (real)	46.54 Ω	46.64 Ω	46.77 Ω
Z <sub>in</sub> (Imaginary)	- 4.459 Ω	- 2.851 Ω	- 0.856 Ω
Z <sub>out</sub> (Imaginary)	- 7.368 Ω	- 7.075 Ω	- 6.632 Ω
S11	- 22.89 dB	- 20.9 dB	-17.69 dB
S22	- 21.51 dB	- 21.85 dB	- 22.38 dB
S12	- 46.05 dB	- 46.41 dB	- 46.97 dB
S21	16.93 dB	16.46 dB	15.74 dB
Power	24.23 mW	24.14 mW	23.89 mW

表3 各温度下的LNA特性

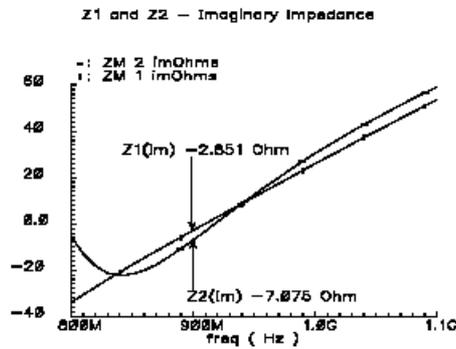
各种在27度下的模拟结果见图3:



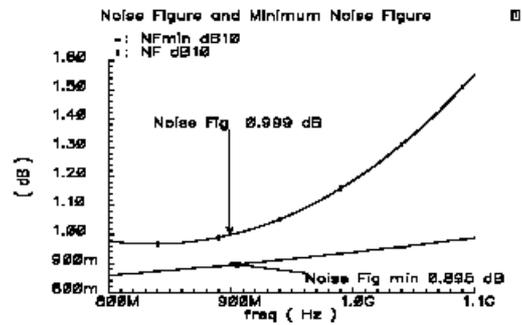
S parameter simulation results



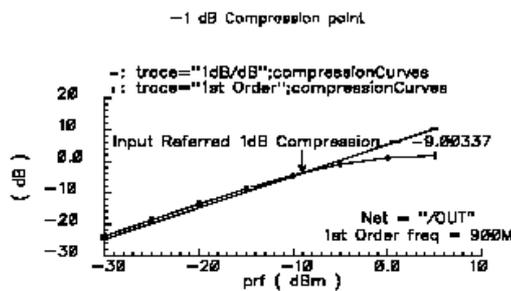
c



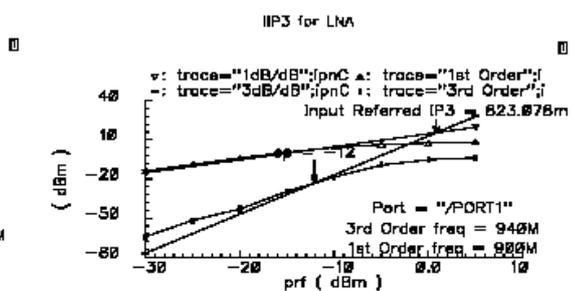
d



e



f



g

图 3 a) 电压增益, b) 输入和输出的实部 c) S 参数 d) 输入和输出的虚部 e) NF 噪声系数 f)  $-1\text{dB}$  压缩点图 g) IIP3 图

噪声系数要求的是  $2\text{dB}$ , 但令人惊奇的是噪声系数 (NF) 非常接近  $1\text{dB}$ 。手算的 NF 是  $1.5\text{dB}$ , 可能是器件的模型没有优化来反射 LNA 所有的噪声源。实际上, NF 会比我们模拟的结果更高。

从表 3 中可以看出, 除了 IIP3, 所有的模拟指标都达到了要求。IIP3 是线性度的要求, 要提高它需要更大的电流, 而设计的功率限制为  $25\text{mW}$ , 这样对于 IIP3 达到  $5\text{dBm}$  给的电流太小。

## IV 结论

本文设计了一种低噪声放大器 CMOS, 其电源电压为  $2.5\text{V}$ , 中心频率为  $900\text{MHz}$  功耗在  $24\text{mW}$ , 增益为  $15.3\text{dB}$ , NF 为  $1\text{dB}$ 。 $-1\text{dB}$  压缩点为  $-9\text{dBm}$ , IIP3 为  $0.8\text{dBm}$ 。进一步, 实部的输入、输出阻抗分别为  $42\Omega$  和  $46\Omega$ 。是 S11 和 S22 各自为  $-21\text{dB}$  和  $-22\text{dB}$ 。要提高 IIP3 需要增加更多的损耗功率。

## 参考文献

- [1] D.K. Shaeffer, T.H. Lee, "A  $1.5\text{V}$ ,  $1.5\text{GHz}$  CMOS Low-Noise Amplifier", *IEEE Journal of Solid-State Circuits*, vol. 32, pp. 745-759, May 1997.
- [2] Class Notes, ECE 723
- [3] T.H. Lee, "The Design of CMOS Radio-Frequency Integrated Circuits", *Cambridge University Press*, United States of America, 1998.
- [4] SpectreRF user guide - Cadence OpenBook Documentation
- [5] B. Razavi, "RF Microelectronics", *Prentice Hall Inc.*, United States of America, 1998.
- [6] C.J. Debono, F. Maloberti, J. Micallef, "A  $1.8\text{GHz}$  CMOS Low-Noise Amplifier", *IEEE International Conference on Electronics, Circuits and Systems*, pp. 1111-1114, 2001

[注]文中“片上”(on-chip)指作在硅片上,“片外”(off-chip)指做在硅片外。

翻译: RFIC group WDZ

○三年十二月十六日

## 射频和天线设计培训课程推荐

易迪拓培训([www.edatop.com](http://www.edatop.com))由数名来自于研发第一线的资深工程师发起成立,致力并专注于微波、射频、天线设计研发人才的培养;我们于 2006 年整合合并微波 EDA 网([www.mweda.com](http://www.mweda.com)),现已发展成为国内最大的微波射频和天线设计人才培养基地,成功推出多套微波射频以及天线设计经典培训课程和 ADS、HFSS 等专业软件使用培训课程,广受客户好评;并先后与人民邮电出版社、电子工业出版社合作出版了多本专业图书,帮助数万名工程师提升了专业技术能力。客户遍布中兴通讯、研通高频、埃威航电、国人通信等多家国内知名公司,以及台湾工业技术研究院、永业科技、全一电子等多家台湾地区企业。

易迪拓培训课程列表: <http://www.edatop.com/peixun/rfe/129.html>



### 射频工程师养成培训课程套装

该套装精选了射频专业基础培训课程、射频仿真设计培训课程和射频电路测量培训课程三个类别共 30 门视频培训课程和 3 本图书教材;旨在引领学员全面学习一个射频工程师需要熟悉、理解和掌握的专业知识和研发设计能力。通过套装的学习,能够让学员完全达到和胜任一个合格的射频工程师的要求...

课程网址: <http://www.edatop.com/peixun/rfe/110.html>

### ADS 学习培训课程套装

该套装是迄今国内最全面、最权威的 ADS 培训教程,共包含 10 门 ADS 学习培训课程。课程是由具有多年 ADS 使用经验的微波射频与通信系统设计领域资深专家讲解,并多结合设计实例,由浅入深、详细而又全面地讲解了 ADS 在微波射频电路设计、通信系统设计和电磁仿真设计方面的内容。能让您在最短的时间内学会使用 ADS,迅速提升个人技术能力,把 ADS 真正应用到实际研发工作中去,成为 ADS 设计专家...



课程网址: <http://www.edatop.com/peixun/ads/13.html>



### HFSS 学习培训课程套装

该套课程套装包含了本站全部 HFSS 培训课程,是迄今国内最全面、最专业的 HFSS 培训教程套装,可以帮助您从零开始,全面深入学习 HFSS 的各项功能和在多个方面的工程应用。购买套装,更可超值赠送 3 个月免费学习答疑,随时解答您学习过程中遇到的棘手问题,让您的 HFSS 学习更加轻松顺畅...

课程网址: <http://www.edatop.com/peixun/hfss/11.html>

## CST 学习培训课程套装

该培训套装由易迪拓培训联合微波 EDA 网共同推出,是最全面、系统、专业的 CST 微波工作室培训课程套装,所有课程都由经验丰富的专家授课,视频教学,可以帮助您从零开始,全面系统地学习 CST 微波工作的各项功能及其在微波射频、天线设计等领域的设计应用。且购买该套装,还可超值赠送 3 个月免费学习答疑...

课程网址: <http://www.edatop.com/peixun/cst/24.html>



## HFSS 天线设计培训课程套装

套装包含 6 门视频课程和 1 本图书,课程从基础讲起,内容由浅入深,理论介绍和实际操作讲解相结合,全面系统的讲解了 HFSS 天线设计的全过程。是国内最全面、最专业的 HFSS 天线设计课程,可以帮助您快速学习掌握如何使用 HFSS 设计天线,让天线设计不再难...

课程网址: <http://www.edatop.com/peixun/hfss/122.html>

## 13.56MHz NFC/RFID 线圈天线设计培训课程套装

套装包含 4 门视频培训课程,培训将 13.56MHz 线圈天线设计原理和仿真设计实践相结合,全面系统地讲解了 13.56MHz 线圈天线的工作原理、设计方法、设计考量以及使用 HFSS 和 CST 仿真分析线圈天线的具体操作,同时还介绍了 13.56MHz 线圈天线匹配电路的设计和调试。通过该套课程的学习,可以帮助您快速学习掌握 13.56MHz 线圈天线及其匹配电路的原理、设计和调试...

详情浏览: <http://www.edatop.com/peixun/antenna/116.html>



### 我们的课程优势:

- ※ 成立于 2004 年,10 多年丰富的行业经验,
- ※ 一直致力并专注于微波射频和天线设计工程师的培养,更了解该行业对人才的要求
- ※ 经验丰富的一线资深工程师讲授,结合实际工程案例,直观、实用、易学

### 联系我们:

- ※ 易迪拓培训官网: <http://www.edatop.com>
- ※ 微波 EDA 网: <http://www.mweda.com>
- ※ 官方淘宝店: <http://shop36920890.taobao.com>